

次世代ネットワークスイッチ装置用 CPO 外部光源

古河電気工業株式会社 情報通信・エネルギー研究所
那須秀行

1. はじめに

データトラフィックの急激な増加に伴い、ビッグデータを処理するハイパースケールデータセンタ、低遅延及び大容量を実現するエッジデータセンタが注目されている。データセンタにおいて、ネットワークスイッチ装置は大きな役割を果たし、その伝送容量はスイッチ ASIC (Application Specific Integrated Circuit) の性能に依存する。2022年8月にBroadcomはプロセスノード5 nmのCMOSを採用した51.2 Tb/sの帯域を有するThomahawk5をリリースした¹⁾。図1は、CMOSプロセスノード及びスイッチ ASICの容量の推移である。実線は、これまでの実績を示しており、点線は今後の予想を示している。CMOSプロセスノードは、年々小さくなる傾向を示し、スイッチ ASICの帯域は2年で倍増する傾向を示している。このトレンドに従うと、2024年には、3 nmのプロセスノードを用いて102.4 Tb/sが、2026年には2.1 nmのプロセスノードを用いて204.8 Tb/sが実現される見込みである²⁾。51.2 Tb/sの容量を有するスイッチ ASICにおける電気インターフェースのチャンネル当たりの速度は100 Gb/sに達しており、102.4 Tb/s、204.8 Tb/sでは、チャンネル当たり200 Gb/s以上になると予想される。

2010年から2022年にスイッチ ASICの帯域は640 Gb/sから51.2 Tb/sに拡大した。これに伴い、スイッチ装置の消費電力は22倍に増大し、その中でも光リンクの消費電力増加率は26倍となり、全消費電力の半分近くに達すると報告されている³⁾。今後も伝送容量の増加は不可欠であり、それに伴い光リンクは積極的に採用されるため、光リンクの消費電力抑制が重要な課題である。そこで、新しいスイッチ装置のアーキテクチャであるCPO (Co-Packaged Optics) の導入が期待されている。

図2はCPOの実装形態を示す概略図である。CPOは、1枚の基板の中心にスイッチ ASICを配置し、その周りに光トランシーバを配置する実装形態であり、スイッチ ASICと光トランシーバ間の電気伝送路の距離を数百 mmから50 mm以下と顕著に短尺化できるため、伝送損失が減少し、広帯域化を実現できる。また、電気信号の品質劣化を補償する波形再生、波形整形に係る電子デバイスを省略できるので、消費電力を削減できる。

CPOの特徴的な形態から、消費電力が高く発熱するスイッチ ASICの近くに光源を配置すると、その特性が劣化することが懸念されている。それ故、環境温度が低いフロントパネルにおいて、プラガブルなSFF (Small Form Factor) を採用することで、故障した際は交換することができる外部光源 (External Laser Source, ELS) が注目されている。

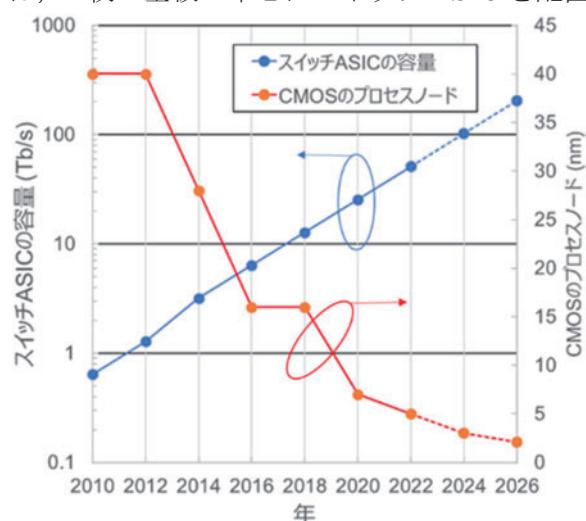


図1 CMOSプロセスノード及びスイッチASICの容量の推移